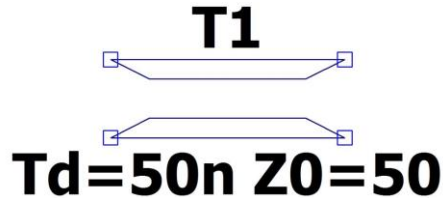


無損失伝送線路

Loss-Less Transmission Line

「無損失伝送線路」は特性インピーダンスと遅延時間をパラメータに設定し、入出力間での損失がない・・・という回路要素である。

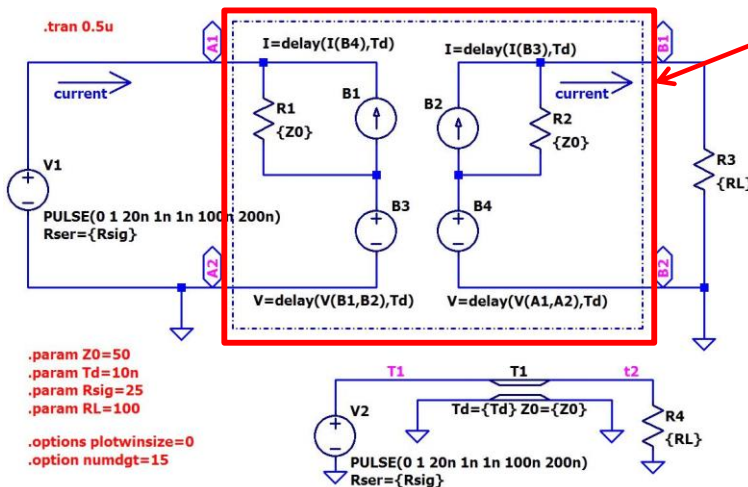
この回路要素は、メニューの「Component」(ホット・キー:F2) のTopの一覧表の中に「tline」を選択する。



このシンボルを見ると、一見2本の電線で左右(入出力)がつながっているように見えるが、実際には絶縁されている。ただし、左右(どちらを入力端子と見たてるかは自由である・・・左右対称になっている)のそれぞれの2端子を外から見たときに、その内部インピーダンスが「ZO」になっている。また、左右どちらかからの信号は、他方に伝達されるときにTd[秒]遅延する。では、この素子の内部等価回路はどのようなものか見てみよう。

今回は、伝送線路のマッチングや信号の反射については取り上げていない。これ等については次の機会に譲ることにする。

等価回路



この部分が「TLINE」で、左右の一方から他方に対し、電圧・電流ともに遅延時間が設定されている。

見てわかる通り、左右の端子対の間は絶縁されている。したがって、一方のコールド端子側をGNDに接続しても他方の端子対はどちらもGNDに対してフロートになっている。

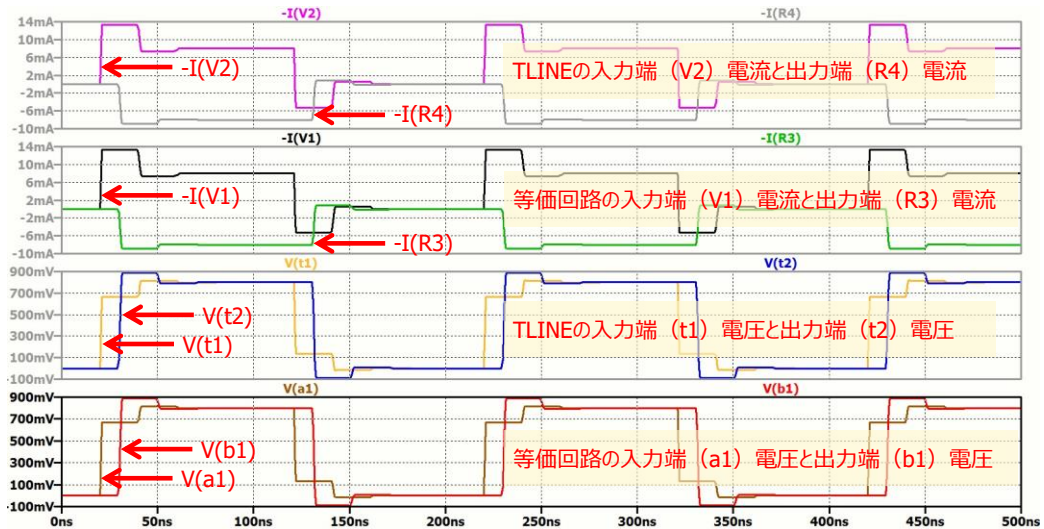
以前のLTspiceではこのフロート状態をエラーとして取り扱っていたが、現在のバージョンでは、エラーにならないように、内部処理をしている。ただし、フロートのままで、出力側に電流を流さないような回路構成(端子間を抵抗でシャントするような処理をしない)にすると、端子間電圧誤差が大きくなる。

次ページにTLINE素子と、ここに示した等価回路のシミュレーション結果を比較して示す。

Ref: TNJ-012 (Analog Devices Inc.(Japan) Dr.Satoru Ishii) [10/10/2014]
<https://www.analog.com/jp/education/landing-pages/003/jp-web-lab/tnj-012.html>
https://www.analog.com/media/jp/landing-pages/WEB_Lab/TNJ-012.pdf

シミュレーション結果の比較

完全に一致していることが確認できる



SANKYOSHA — FAE : Michio Shibuya

3

参考資料

本稿を書くにあたり、アナログ・デバイス社のWeb Siteにある「一緒に学ぼう！ 石井聡の回路設計WEBラボ」から、TNL-012「SPICEの伝送線路モデルを使って遅延信号を作ってみる」を参考にさせていただきました。

Ref: TNJ-012 (Analog Devices Inc.(Japan) Dr.Satoru Ishii) [10/10/2014]
<https://www.analog.com/jp/education/landing-pages/003/jp-web-lab/tnj-012.html>
https://www.analog.com/media/jp/landing-pages/WEB_Lab/TNJ-012.pdf

SANKYOSHA — FAE : Michio Shibuya

4