

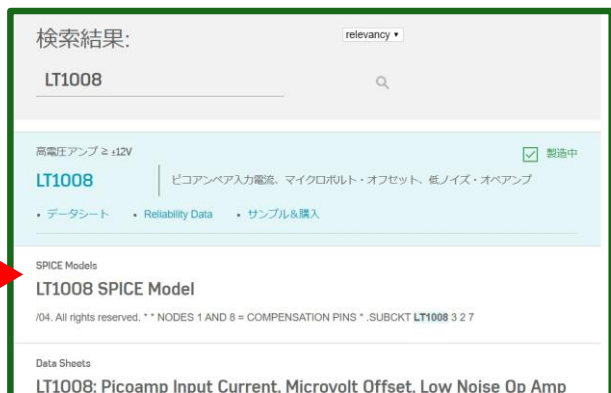
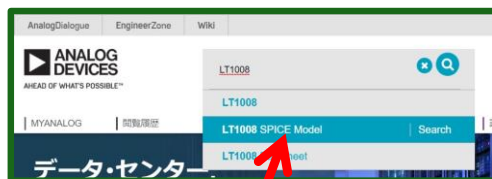
SPICEの基本文法を理解する 入門講座(2)

入手したSUBCKTネット・リストをもとに、どのような回路構成でモデルを作っているのか、SPICE文法に従って回路図として再現してみる。出来上がった回路図からシンボルを生成し、自動生成したシンボルとシミュレーション結果を比較する。また、LTspiceのライブラリーにあるモデルと、Web上に公開されているモデルの比較もする。**ユーザーが作ったオリジナルの回路からシンボルを作る場合にも応用できる。**

— **SANKYOSHA** — FAE : Michio Shibuya

例題として LT1008 を取り上げる

ADIのWeb Site の検索入力欄に部品名「LT1008」を入力し・・・



SPICE Model をクリックし

License agreement for Spice Models
を読んで承諾できれば

I Accept

**をクリックすると、Model ファイル
をダウンロードできる。**

(ファイル名は、変更してよい)

LT1008 の SUBCKT モデルファイルをWeb-Site からダウンロードしたもの

1行目の頭に[*]が付いていなかったなので、アスタリスクを追加して保存してある。

* Version 2.0 Copyright Linear Technology Corp. 10/19/04. All rights reserved.

[*]で始まる行は、コメント行である

* NODES 1 AND 8 = COMPENSATION PINS*

SUBCKT名とピンに付けられたノード番号

.SUBCKT LT1008 WEB 3 2 7 4 6 1 8

USE C=30 PF IN MAIN CIRCUIT (CA TO CB).

* INPUT

RC1 7 80 8.842E+03

RC2 7 90 8.842E+03

Q1 80 2 10 QM1

Q2 90 3 11 QM2

DDM1 2 3 DM2

DDM2 3 2 DM2

C1 80 90 8.660E-12

RE1 10 12 2.246E+02

RE2 11 12 2.246E+02

IEE 12 4 6.000E-06

RE 12 0 3.333E+07

CE 12 0 1.579E-12

* INTERMEDIATE

GCM 0 8 12 0 2.841E-11

GA 8 0 80 90 1.131E-04

R2 8 0 1.000E+05

* EXTERNAL COMP CAP USED FOR C2 (SEE NOTE ABOVE).

GB 1 0 8 0 1.960E+02

* OUTPUT

RO1 1 6 1.000E+02

RO2 1 0 9.000E+02

RC 17 0 6.802E-05

GC 0 17 6 0 1.470E+04

D1 1 17 DM1

D2 17 1 DM1

D3 6 13 DM2

D4 14 6 DM2

VC 7 13 1.774E+00

VE 14 4 1.774E+00

IP 7 4 3.740E-04

DSUB 4 7 DM2

* MODELS

.MODEL QM1 NPN (IS=8.000E-16 BF=6.667E+04)

.MODEL QM2 NPN (IS=8.009E-16 BF=2.000E+05)

.MODEL DM1 D (IS=4.276E-12)

.MODEL DM2 D (IS=8.000E-16).ENDS LT1008

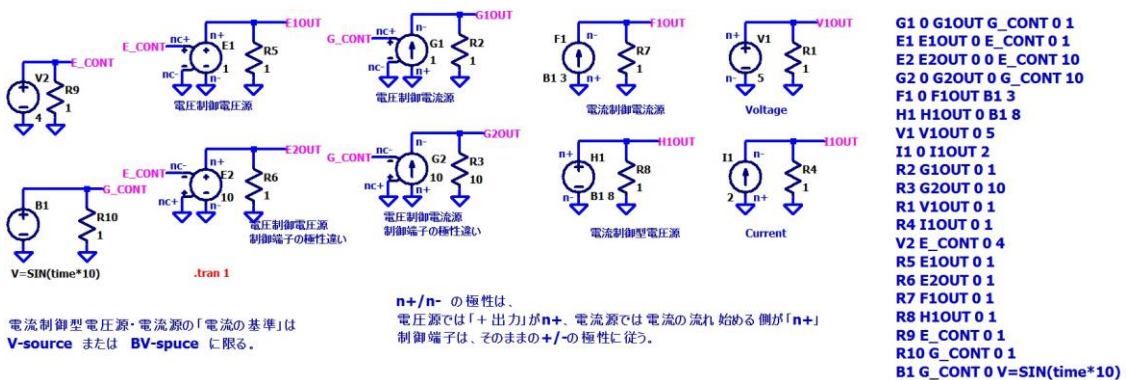
SPICE ネット・リストの基本文法

回路要素(エレメント: 部品)にはプリフィックスがついており、要素を示す部品名の第1文字目はプリフィックスに一致している(ただし、Ltpice1においてはUnicodeに対応したために、一文字目には固有の工夫がされている)

例えば・・・

電源はV、バイポーラトランジスタはQ、電圧制御型電流毛hhなGなどである。その部品名の後ろには、その要素が接続されるノード名を書く。Qの場合には、コレクタ・ベース・エミッタの順に各決まりである。

ネットリストを解析するうえで勘違いしやすい要素のうち、さまざまな電圧源・電流源のネットリストであらわされる端子の順序



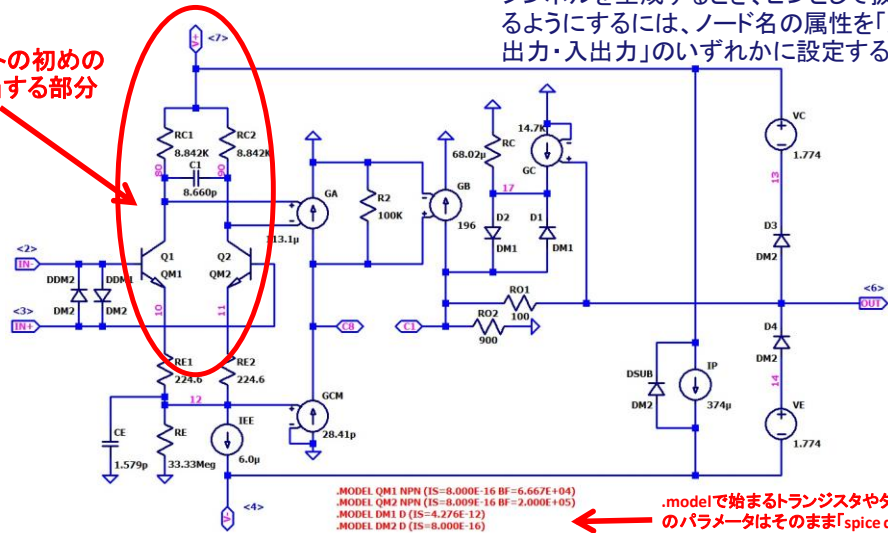
注意点:

- 1) 電圧源の内部の電流は、+ 端子から一端子に向かって流れている。これは、SPICEに固有のノード間の電流の定義によるものである。
- 2) 電流制御型電圧源・電流源の「電流の基準」は V-source または BV-spouce に限る。

Boyle Model より複雑だが、機能の主要部分のみを
簡素化してモデルにしたものであることが読み取れる
(次ページの概要ブロック図と比較してみるとよい)

シンボルを生成するとき、ピンとして扱われ
るようにするには、ノード名の属性を「入力・
出力・入出力」のいずれかに設定する

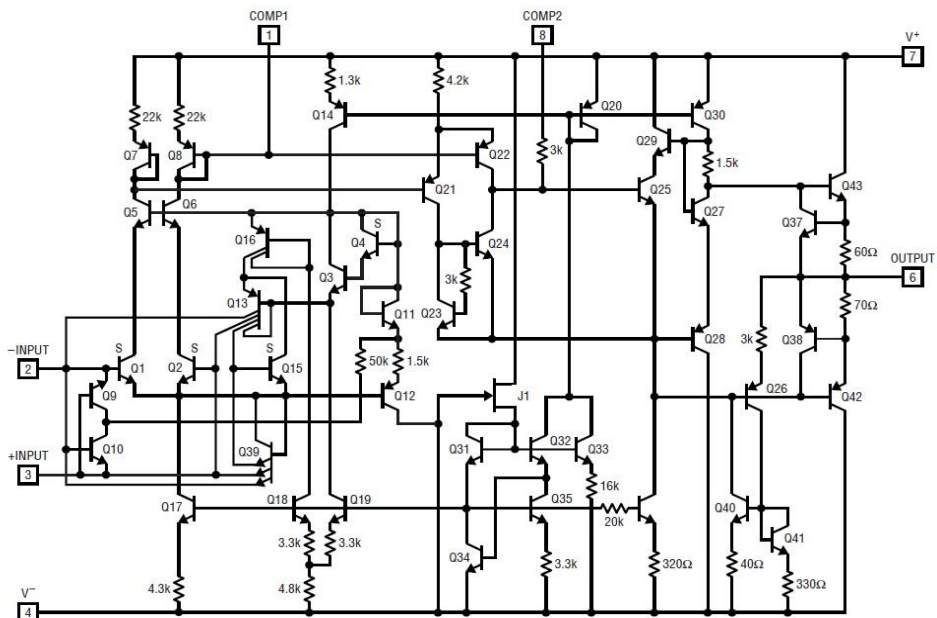
ネットリストの初めの
4行に相当する部分



.modelで始まるトランジスタやダイオード
のパラメータはそのまま「spice directive」
として、回路図中に配置する。

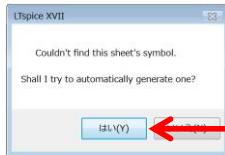
SCHEMATIC DIAGRAM

データシートに示されている内部等価回路



キャプチャーをした回路図から、シンボルを作る

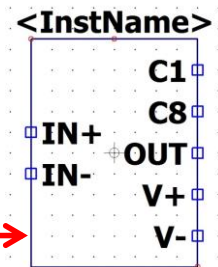
キャプチャーが完了した回路図の上で、右クリック(あるいは、メニューバーの中の)「Hierarchy」をクリックし、「Open this Sheet's Symbol」をクリックする。



いま作業しているフォルダーの中に、同じ名前のシンボルファイルがなければ、シンボルを生成するかどうかの確認ういんどが開く。

「はい(Y)」をクリックし、生成する。

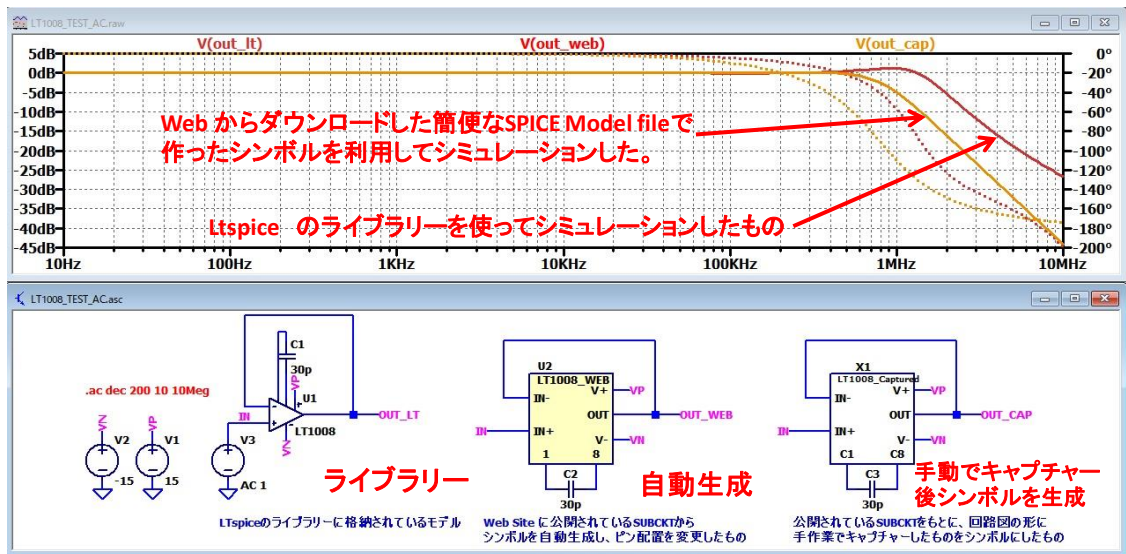
箱の形状は、SUBCKTのテキストファイルから自動生成した時と同様な形になっている。おおむね、入力ピンは箱の左側に、出力ピンと入出力ピンは箱の右側に配置される。



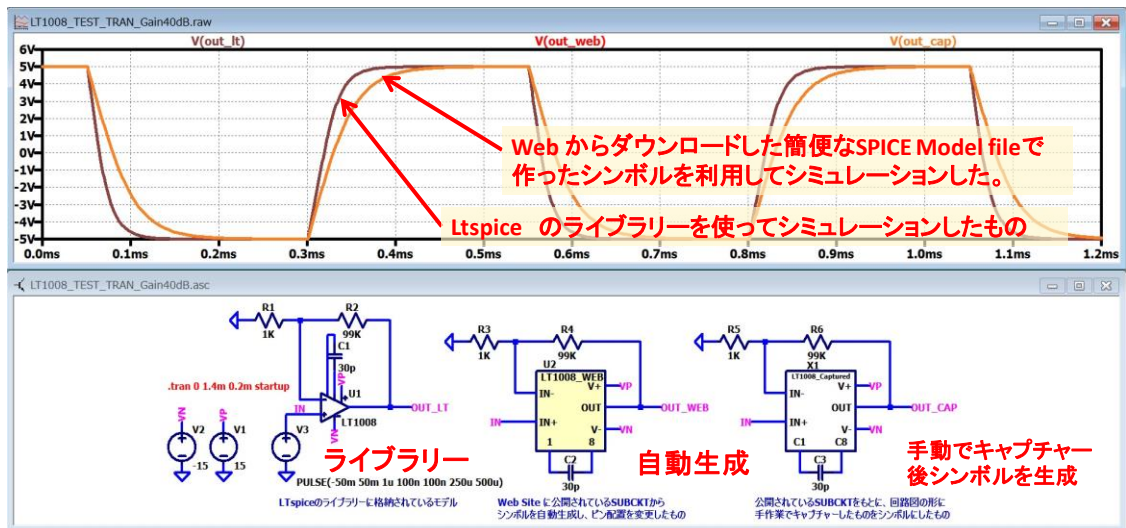
箱の形やピンの位置の変更は、＜SPICEの基本文法を理解する入門講座(1)＞で述べた方法と同じである。部品名を追加するには、シンボルシートの上で右クリックし(あるいはメニュー・バーから)、「Draw」を選択し、その中の「Text」をクリックする。編集窓が開くので、テキストを入力し、サイズを合わせてシンボル上(あるいは周辺)に配置する。

LT1008 のシミュレーション比較

LTspiceにインストールされているモデル付きのシンボルと、今回2つの方法で作成したシンボルを一つの回路図の中に配置し、同じ条件でAC解析とTRAN解析を行って、シミュレーション結果を比較してみる。



1. 手動でキャプチャーしたものが、自動生成したものと同じ結果になっている。
2. キャプチャー下回路図は、モデルを表していると判断できる。
3. ライブラリーのモデルは、Web上に公開されているものよりは、さらに詳細な特性を組み込んであると考えられる



1. 手動でキャプチャーしたものが、自動生成したものと同じ結果になっている。
2. キャプチャーした回路図は、モデルを表していると判断できる。
3. ライブラリーのモデルは、Web上に公開されているものよりは、さらに詳細な特性を組み込んであると考えられる